

US 4222,792

Reference 2

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭56-40261

⑤ Int. Cl.³

識別記号

庁内整理番号

⑬ 公開 昭和56年(1981)4月16日

H 01 L 21/94

7739-5F

21/316

発明の数 1

21/76

6426-5F

審査請求 有

(全 9 頁)

⑭ 酸化物分離プロセス

⑮ 特 願 昭55-90785

⑯ 出 願 昭55(1980)7月4日

優先権主張 ⑰ 1979年9月10日 ⑱ 米国(US)

⑲ 73593

⑳ 発 明 者 レジナルド・フランク・レーバ

ー

アメリカ合衆国ニューヨーク州

プットナム・バレー・ピークス

キル・ホロウ・ロード・アール

・デイ1番地

㉑ 発 明 者 ジョン・レスター・モーア・フ
・ オース

アメリカ合衆国コネチカット州

シヤーマン・ホリデイ・ポイン

ト(番地なし)

㉒ 出 願 人 インターナショナル・ビジネス
・ マシーンズ・コーポレーショ
ン

アメリカ合衆国10504ニューヨ

ーク州アーモンク(番地なし)

㉓ 代 理 人 弁理士 岡田次生 外1名

最終頁に続く

明 細 書

1. 発明の名称 酸化物分離プロセス

2. 特許請求の範囲

(1) 半導体基板表面に凹所を形成し、上記基板表面及び上記凹所表面に薄い絶縁層を形成し、上記基板の表面及び上記凹所内に樹脂ガラスを付着し、上記基板を低温ベークし、上記凹所内の樹脂ガラスに電子ビームを照射し、上記基板上の樹脂ガラスを現像し、上記凹所内の樹脂ガラスを酸化物へ変換するために上記基板を酸液中で加熱し、上記基板上に酸化物層を形成することを含む酸化物分離プロセス。

(2) 上記加熱の後に上記基板上に樹脂ガラスの薄い第2層を適用し、上記第2層を酸化物へ変換することによって上記酸化物層を形成する特許請求の範囲第(1)項記載の酸化物分離プロセス。

3. 発明の詳細な説明

埋設誘電体分離、特に埋設二酸化シリコン分離は、同じシリコン・チップに電氣的に分離された

ポケットを提供するために、分離されたポケット内に形成されたトランジスタのベース及びコレクタ接点領域を分離するために、下のシリコン基板から導体を絶縁するために、LSI半導体技術において知られている。また、例えば米国特許第3966577号公報に示されているように、最初にシリコンを基板から選択的に取り除き、それから凹所を誘電体物質で満たすことにより、埋設誘電体分離が形成されることも、知られている。

誘電体で満たされた凹所が占めるシリコン・チップの領域を最小にするために、シリコン基板に凹所を形成するのにスパッタ食刻プロセス及び反応性イオン食刻プロセスが用いられてきた。反応性イオン食刻プロセスは、米国特許出願第594418号(1975年)明細書に示されている。

米国特許第4104086号公報を参照する。この米国特許は、接近する垂直な壁を有する深くて狭い凹所をうまく満たす方法を示している。この方法は、非常にドープされた埋設Si領域を通じてカットされたわずかにテーパのついた狭い凹

所を形成し、この凹所を熱酸化し、凹所の縁を誘電体物質の気相付着で適当に満すことを含む。これはわずかにテーパした壁を形成する必要を指摘し、凹所のテーパ角及び凹所の幅の各々に関しての満たされる誘電体物質の質及び平坦性について述べている。この方法はまた分離ポケットのみを残し表面から全ての所の物質を取り除く反応性イオン食刻による、ウエハ全体を覆う充てん物質の後方食刻を含む。

米国特許第4139442号公報を参照する。この米国特許は、シリコン中に深く埋設された酸化領域を形成する方法を示している。一連の深い凹所は、反応性イオン食刻(RIE)法によりシリコン・ウエハ中に形成される。最初は凹所の幅は同じである。深さの異なる凹所を形成するために、RIEプロセスではブロック・オフ・マスクが選択的に用いられる。凹所の壁は熱的に酸化されて、同じ時間全ての凹所を酸化物で完全に満す。第2段階のある場合には、凹所の深さ及び幅は同じであり、間隔は均一である。この段階では、

(3)

分をマスクし、その後、例えば、絶縁性の新しい種類の物質(酸化の場合には、この新種はシリコン酸化物である)を形成するために、マスクされない部分を酸素で化学的に反応させることにより、行なわれる。交換されない半導体物質のポケットは、共通の基板により結合されしかも絶縁部分により基板を通過して電気的に分離された、例えば、集積回路のダイオード又はトランジスタの構造体を形成するために、次の拡散が行なわれるか又はエピタキシャル付着が行なわれる領域として働く。

米国特許第3575740号公報を参照する。この米国特許は、適当なマスクにより半導体基板に分離チャンネルを食刻することを含む。マスク・パターンは、分離チャンネル中のある位置でより深い食刻を促進するように設計されている。誘電体層が分離チャンネルの露出された表面上に形成され、半導体物質がチャンネル中に成長される。誘電体分離で満たされたより深く食刻された位置は、食刻が起こる表面とは反対の半導体基板から誘電

(5)

凹所の端は凹所間の距離に等しく、これにより、凹所間のシリコンが完全にシリコン酸化物に変換されるのと同じ時間で、熱酸化により完全に凹所は酸化物で満される。第2段階の他の場合には、凹所が凹所間の距離よりも広く、これにより、間に入るシリコンが完全にシリコン酸化物に変換される時間では、熱酸化によつて凹所は部分的にしか酸化物で満されない。後者の場合、凹所の充てんは、熱分解付着されるシリコン酸化物のような適当な物質の付着により、完成される。

集積回路構造体中に誘電体分離を提供する数多くの技術、方法及び手がかりが、当分野では知られている。これらのうちの代表的なものが、以下簡単に述べられる。

米国特許第3442011号公報を参照する。この米国特許は、絶縁部分により互いに分離された単結晶半導体物質の変換されない"ポケット"を残して、半導体から絶縁体へ半導体ウエハの部分を選択的に変換することを示している。この変換は、半導体のままにしておく半導体ウエハの部

(4)

層を形成する時に、深さのガイドとして用いられる。深さのガイドは深い食刻又はラップ・バック(lap-back)プロセスで用いられる。それから最後の分離ステップが、半導体基板中に半導体物質の完全に絶縁された島状部分を形成するために、深さのガイドを通過して分離チャンネルの主要部分まで誘電体層を進める。

米国特許第3648125号公報を参照する。この米国特許は、縦に伸びるPN接合までエピタキシャル層を通過して伸びる、エピタキシャル・シリコン物質の酸化された格子領域により電気的に分離されたポケットに小分化された、シリコン基板上に形成される薄いシリコン・エピタキシャル層を示している。

米国特許第3698966号公報を参照する。この米国特許では、電界効果装置が形成されることとなるウエハの領域を画成するために、半導体ウエハの表面上に酸化物膜及び窒化物層が選択的に形成される。電界効果装置が形成される縦方向に分離された半導体の島状部分を形成するために、酸化物層が

(6)

マスクされる領域の回りに形成されて、内側の酸化物質を窒化物層はマスクする。それから窒化物層の部分は、電界効果装置のゲート領域を面成する酸化物質をマスクするために用いられる。窒化物層が電界効果装置の接点領域をマスクすると、導電性の領域が拡散により島状部分内に形成される。接点は接点領域に形成される。

米国特許第3796613号公報を参照する。この米国特許は、集積回路の1部分を形成するように特に適用されたもので、誘電体分離されたベDESTAL半導体装置の形成を示している。この構造は、表面領域の大きな節約及びキャパシタンスの減少が先行技術をしのいで得られる、電界効果及び又はパイポーラのトランジスタを含む、集積回路に有用である。この方法は、パイポーラ装置が形成される拡散領域を有する半導体基体上に誘電体物質の層を形成すること、それから半導体基体の拡散領域の表面の1部分を露出するために層に開孔を形成することを含む。シリコンのエピタキシャル層が上部に付着される。単結晶シリコンが露出したシリコン領域上に成長し、

(7)

その後、開孔を通して基体部分を酸化する。これにより、酸化及び接合の分離並びにチャンネル・ストップが提供される。

米国特許第3886000号公報を参照する。この米国特許は、基板上のエピタキシャル層及び基板のエピタキシャル表面上のシリコン酸素窒化物(SiO_xN_y)層に形成された開孔を酸化することにより、シリコン基板内に形成される誘電体分離壁を示している。開孔のこの酸化の間に、シリコン酸素窒化物層は熱的に酸化され、エピタキシャル層の表面上に SiO_2 層及び誘電体分離壁の SiO_2 と同質の電気絶縁層を形成することになる。シリコン酸素窒化物層の屈折率は、誘電体分離壁が形成される開孔の酸化が完了した後、所望の厚さの SiO_2 層を形成するためのその厚さにより選択される。シリコン酸素窒化物の屈折率は1.55乃至1.70が好ましい。

米国特許第3894893号公報を参照する。この米国特許は、半導体装置の製造方法を示している。この装置は、多くの多結晶領域及び基板上にエピタ

(9)

もし拡散領域が基板中に存在するなら、埋設拡散領域から同じ領域面を通過してベDESTALが外方拡散することになる。多結晶シリコンが誘電体物質の上部上に成長する。ベDESTALは、他の不純物タイプの単結晶エピタキシャル層中に形成される。それからエミッタ及び真性ベース領域のようなパイポーラ・トランジスタの2つの他の能動素子が、同じ単結晶エピタキシャル層内に形成される。一方不純物ベース領域のような不活性領域が多結晶シリコン内に形成される。リーチ・スルー領域は、コレクタ領域であるトランジスタの第3の素子まで誘電体層を通過して形成される。

米国特許第3873383号公報を参照する。この米国特許は、絶縁物質の挿入パターンを有する半導体基体の主表面内に、及びさらにドーブされたゾーンが挿入パターンに隣接して提供される主表面内に、半導体装置を形成する方法を示している。酸化用の挿入パターン及び挿入パターンが形成される領域面に開孔を有する不純物マスク層のパターンを準備する前に、開孔を通して基体をドーピングし、

(8)

キシヤルに成長した単結晶領域とを含むものであり、それで、2種類の領域間に少なくとも1つの単結晶対多結晶接合が形成され、これにより実施が困難な通常の拡散型分離プロセスは、完全に取り除かれる。

米国特許第3900350号公報を参照する。この米国特許では、基板と酸化マスクとの間に多結晶シリコンの中間層が提供される。

米国特許第3935328号公報を参照するに、プラズマ酸化を用いて化合物半導体のエピタキシャル層内に誘電体分離を提供する方法が示されている。

米国特許第3998673号公報を参照する。この米国特許は、領域を囲む誘電体マート(moat)及び領域の下にあるP-N接合の形の集積回路内に電気的に分離された領域を形成するためのプロセスを示している。マート又はV溝が、埋設分離層の形成をする前に基板中へ食刻される。 SiO_2 のような誘電体物質がV溝又はマート内に付着され、その後多結晶シリコンがV溝又はマートを満たすためにウェハの表面上に成長される。それからウェハ表面に形成された過剰の多結晶シリコンが、ラッピング(

(10)

lapping)又はポリッシングにより取り除かれる。ドーピング又はエピタキシャル成長が存在しなかつたので、表面から多結晶シリコン及び酸化物を全て取り除くためにウェハは基板まで直接にラップされる。一方、V溝又はマートは誘電体物質に並べられ多結晶シリコンで満たされたままである。

米国特許第4001465号公報を参照する。この米国特許は、Si単結晶層の表面へ食刻されたリング又は格子形状の溝又は凹所を示している。このように食刻された溝又は凹所の少なくとも1境界は、 Si_3N_4 のような酸化防止物質のストリップ形状の層で被覆される。そして Si_3N_4 層に隣接する基板の領域及び又はそのような層により囲まれる基板が、 Si_3N_4 層が伸びるよりもより深くSi表面へ伸びる比較的厚い SiO_2 層と共に提供される。一方溝又は凹所内のSi表面は被覆されないままである。このようにして得られた装置はそれから、少なくとも部分的に溝又は凹所を SiO_2 で満たすのに十分な条件の下で熱的に酸化される。その後、酸化防止層及びリング又は格子形状の凹所以外の SiO_2 層の少なく

(11)

り酸化される樹脂の性質が決まる。有機残留物を取り除くことにより、この重合体の膜は加熱処理で SiO_2 に変換される。

“樹脂ガラス”という語は、米国特許第3985597号及び第4004044号公報において定義されている。

電子ビーム・レジストとしてポリシロキサンを用いることが、E. D. Roberts 著“The Preparation and Properties of A Polysiloxane Electron Resist”、J. Electrochem. Soc. Vol. 120、No. 12、December 1973の文献に示されている。

樹脂ガラスの相当数が商業的に利用できる。例えば、Dow-Corning 805、Owens-Illinois 650、Dow-Corning 649、General Electric SR125及びGeneral Electric SR124である。

本発明は次のように要約される。

シリコン半導体基板の平らな表面内に深くて幅広い SiO_2 で満たされた凹所を提供するための平らで深

とも1部分が、適当な食刻剤により単結晶表面から取り除かれ、こうして覆われていないSi表面はさらに小さなP-N接合を形成するために処理される。

本発明の主目的は、改良された平らで深い酸化物分離のプロセスを提供することである。

さらに本発明の目的は、平らで深い酸化物分離を含む改良された半導体製造体を提供することである。

さらに本発明の他の目的は、樹脂ガラス(resin glass)が電子ビーム・レジスト及び深い凹所内の酸化物分離として用いられる、改良された平らで深い酸化物分離のプロセスを提供することである。

また本発明の他の目的は、凹所の大きさに独立な深い酸化物分離を形成するための平らで深い酸化物分離のプロセスを提供することである。

“樹脂ガラス”という語は、次のように定義される。

有機グループがシリコン原子と結合したシリコンと酸素の交互の原子配列をした重合体である。有機グループのタイプ及び有機の置換基により、樹脂が液体となるか固体となるかが決まり、またこれによ

(12)

い酸化物分離のプロセスであつて、このプロセスは次のステップを含む。

- シリコン基板の平らな表面内に深くて幅広い凹所を形成する。
- シリコン基板の平らな表面上及び露出した上記深くて幅広い凹所のシリコン表面上に SiO_2 の薄い層を形成する。
- 上記半導体基板の平らな表面及び上記深くて幅広い凹所内に樹脂ガラスのポリシロキサンを適用する。
- 基板の平らな表面上の樹脂ガラスの少なくとも1部分をスピン・オフ(spin off)する。
- 低温で基板をベークする。
- 基板の深くて幅広い凹所内に含まれる樹脂ガラスに電子ビームを照射する。
- 上記基板上にある樹脂ガラスを溶剤中で現像する。
- 酸液中で上記深くて幅広い凹所内に含まれる上記樹脂ガラスを SiO_2 へ変換するために基板を加熱する。

(13)

(14)

i. 基板の露出された、上に平らな SiO_2 の表面を提供するために SiO_2 層を付着する。

j. 露出した SiO_2 の表面をシリコン基板まで平らにする。

先に述べたような、シリコン基板の平らな表面内に深くて幅広い SiO_2 で満たれた凹所を提供するための平らで深い酸化物分離のプロセスは、ステップiの代わりに次のステップが行なわれる。

(i-1) スピン・コーティングにより樹脂ガラスの第2の薄い層を適用する。

(i-2) 上記樹脂ガラスを SiO_2 へ変換する。

前記のシリコン基板の平らな表面内に深くて幅広い SiO_2 で満たれた凹所を提供するための平らで深い酸化物分離のプロセスのどちらも、ステップbの次にそしてステップcの前に、次のステップが行なわれる。

(b-1) ステップbで形成された SiO_2 の薄い層上にシリコン窒化物の薄い層を形成する。

VLSI領域の非常に小さな装置に対するチップ設計においては、種々の大きさの深い凹所分離が必要

(15)

ラズマ中で行なわれる。 CF_4 のようなフッ化ガスもまた用いられる。 Si 中に深い凹所を画成するための他の技術は、アルゴンのような不活性ガス中のスパッタ食刻又はイオン・ミリング(milling)である。

2. ウエハを酸化して Si 上に熱 SiO_2 の薄い層(2000Å)を形成する。

3. 熱分解 Si_3N_4 の薄い層(300Å)を付着する(ナトリウム酸塩として任意に)。

4. 樹脂ガラス(ポリシロキサン)をウエハに適用しスピン・オフする。溶液中の固体含有量及びスピン速度が、所望の膜厚を達成するために変えられる。膜は充てんされる凹所の深さよりもわずかに厚くあるべきである。第2図参照。樹脂ガラスの厚さは、ポリシロキサン中のシリコンと酸素の含有量に必然的に依存する。シリコンと酸素の含有量がより多いと、結果として SiO_2 への変換の間に厚さの損失が少なくなり、それ故により薄い樹脂ガラス膜が初めに被覆され得る。

(17)

要とされ、これらの凹所の深さは約4μ位であり、一方幅は2μから50μまで変化する。より大きな凹所では、凹所を満たすために用いられるCVD酸化物は、これらのより大きな大きさのもの(≥8μ)を平らにはしないので、特別の問題が存在する。

この問題を解決する公知の方法は、非常に大きな膜の厚さ又は非常に困難なリソグラフィを必要とする。前者の方法の膜の厚さ(〜8μ)により、シリコン表面において重大な不均一性及び続く過剰食刻の問題が生じる。

本発明による次のプロセスは、最終的な酸化物の前により大きな凹所を満たすことにより、平らで深い酸化物分離を提供するものである。

以下、本発明のプロセス・ステップである。

1. 第1図に示されているように、反応性イオン食刻により Si 中に所望の形の深い凹所を形成する。

反応性イオン食刻は、 Ar/CCl_4 混合物又は Ar/CCl_4 混合物のような塩素含有のブ

(16)

5. 溶剤を取り除くためにホットプレート上で低温ベーク(80℃)する。

6. 電子ビームを照射する。樹脂ガラスはネガティブな電子ビーム・レジストである。第2図に示されているように幅広い凹所のみを照射する。25keVの電子ビーム加速で、20μクーロン/cm²以上の量が必要である。

7. アセトン又は用いる樹脂ガラスに依存する同様の溶剤中で現像する。第3図参照。

8. O_2 雰囲気中、約600℃の炉内で加熱することにより樹脂ガラスを SiO_2 へ変換する。

9a. 樹脂ガラスの第2の薄い層(〜2μm)を適用する。…… SiO_2 へ変換する。又は

9b. 熱分解 SiO_2 の薄い層(〜2μm)を付着する。

第4図に示されているように、この段階で表面は平らな SiO_2 であるべきだ。

10. CF_4 、又は H_2 - CF_4 プラズマ中での Si 表面への後方食刻により、第5図に示されているように平らな酸化物分離を生じる。

(18)

本発明のプロセスは、樹脂ガラスを電子ビームのレジスト及び深い凹所用の酸化物分離として用いることを結合させた点が独特である。幅広い凹所は別々に充てんされるので、本発明のプロセスは凹所に独立に平らな表面を提供する。

この深い凹所分離プロセスに用いるために、5つの商業的に利用できるポリシロキサンが評価された。最も適用可能な物質は、Dow-Corning 805である。しかしながら、全ての物質は本発明のプロセスで機能する。これらの物質間の主な違いは、それらの電子ビーム感度及び次の現像の間の厚さの損失である。以下、各物質に対するプロセスが述べられる。全てのポリシロキサンは用いる前にろ過された。1.0 μm の細孔の大きさの銀フィルターが、ミリの大きさの細孔で圧力調節されたろ過装置内で用いられた。ろ入した全ての物質は、良質の膜を得るために取り除かなければならない粒子及びゲルを多量に含んでいた。

以下述べられる全てのプロセスでは、凹所はSiウェハ中に画成されているものと仮定する。反応

(19)

用する。ウェハを完全に水に浸す。30秒のドウェル・タイムの後に、300秒間、2000 rpmでウェハをスピニングする。

3. 45分間、100℃のホットプレート上でウェハをベークする。
4. $20 \mu\text{C}/\text{cm}^2$ の電子ビームを照射する。
5. アセトン中で20秒現像する。それから水/アセトン(1:1の H_2O /アセトン)で急冷する。
6. 15分間、200℃のホットプレート上でベークする。
7. 60分間、 O_2 雰囲気中、600℃の炉の中で、最終的な SiO_2 への変換が行なわれる。

上記プロセスについて少し説明する。ベーク時間は100℃で30分から60分まで変えられ、良くてきれいな現像がさらに得られる。最初に100℃で90分間ベークすることにより、樹脂を現像することができなくなる。また120℃以上のベークは、樹脂のアセトン中での現像を不

(21)

佳イ食刻、スパッタ食刻又はイオン・ミリングの技術のような数多くのSi凹所を食刻するためのプロセスが存在する。凹所が食刻された後、熱酸化物及びシリコン窒化物の薄い層が付着される。シリコン窒化物の目的は、イオン性の汚染に対する障壁又はゲッタとしてである。熱酸化物は、Siウェハへシリコン窒化物膜を付着するために必要である。

凹所の深さは4.0 μm であるとする仮定する。浅い凹所に対しては、樹脂ガラスのより薄い層が用いられるであろう。これは、ウェハを被覆する前にスピニング速度を増加すること又はポリシロキサンを希釈することにより達成され得る。

1. Dow-Corning 805

1. HMDS (hexamethyldisilazane) をウェハへ適用する。30秒後に、30秒の間2000 rpmのドウェル(dwell)・タイムのスピニングを行なう。HMDSは付着促進として効らく。

2. Dow-Corning 805ポリシロキサンを通

(20)

可能にしてしまうが、しかし10分間の長い現像サイクルが、樹脂がこの段階になると、NMP中で得られる。

より強い電子ビーム照射により、現像後わずかに厚さの損失が少なくなるが、しかし $20 \mu\text{C}/\text{cm}^2$ の照射で十分である。

次の溶剤が可能な現像液として調べられた。即ち、キシレン、トルエン、*n*-ブチル・アセテート(NBA)、イソプロパノール、メタノール、アセトン、*n*-メチル・ピロリディノン(NMP)である。

キシレン、トルエン及びNBAでは、 $20 \mu\text{C}/\text{cm}^2$ の電子ビーム照射の後に、パターンの現像が起こる。しかしながら、得られたパターンは現像液としてアセトンを用いた場合程、はつきりと画成されなかつた。

8. 平坦化ステップは、(a)さらに樹脂ガラスを用いて行なう場合と(b)CVD SiO_2 を用いて行なう場合とがある。

- 8(a) 希釈された溶剤DC 805 (DC 805:

(22)

キシレンが5:1)を適用し、30秒のドウェル・タイム後、30秒間、4000rpmでスピンする。15分間、100℃のホットプレート上でベークする。15分間、200℃のホットプレート上でベークする。60分間600℃の炉(O_2)内でベークする。1356MHz、0.25ワット/cm²、20ミリのCF₄でダイオード・システム内で反応性イオン食刻する。

8(b) 上記と同様に、2.0μmのCVD-SiO₂を付着し、RIE後方食刻する。

II General Electric SR124

1. HMDSをウエハへ適用する。30秒のドウェル・タイム後、30秒間、2000rpmでスピンする。
2. GE-SR124ポリシロキサンをウエハへ適用する。30秒のドウェル・タイム後、30秒間、2000rpmでスピンする。
3. 45分間、100℃のホットプレート上でベークする。

(23)

量及び溶剤システムであり、その結果、わずかに異なる膜の厚さを生じる。(200℃のベーク後、SR124は5.8μmの厚さに一方SR125は4.8μmの厚さになる。)他のもう一つの違いは、物質の許容及び現像可能な臨界温度及び時間である。SR125は、もし最初に100℃45分以上長くベークされると現像され得ない。

N Owens-Illinois 650

この物質は固体の形をしているので、溶液に溶さなければならない。これは数多くの溶剤に溶ける。次のプロセスのためにN-ブチル・アセテートに50%溶かした溶液を用いた。

1. HMDSをウエハへ適用する。30秒のドウェル・タイムの後、30秒間、2000rpmでスピンする。
2. OI-650の50%溶液を適用する。30秒のドウェル・タイムの後、30秒間、2000rpmでスピンする。
3. 10分間、80℃のホットプレート上でベークする。

(25)

4. 20μクロン/cm²の電子ビームを照射する。

5. 15秒間、アセトン中で現像する。それから水/アセトン(1:1)で急冷し、N₂を送風して乾燥する。

6. 15分間、200℃のホットプレート上でベークする。

7. 60分間、O₂雰囲気中、600℃の炉の中で、最終的なSiO₂への変換が行なわれる。

8. DC805について示したのと同じである。

ベーク時間は、30乃至90分の間であれば問題にならない。最初のベーク温度は、樹脂の現像に影響を及ぼすことなく125℃までまた上げることができる。しかしながら、120分間、125℃でベークされた物質では現像の損失が生じる。また、200℃まで上げることにより、その結果パターンの現像が不可能になる。

III General Electric SR125

SR124及び125のプロセス・ステップは同じである。違いは、ポリシロキサンの固体含有

(24)

4. 20μクロン/cm²の電子ビームを照射する。

5. 20秒間、アセトン中で現像し、それから水/アセトンにより急冷し、N₂を送風して乾燥する。

6. 15分間、200℃のホットプレート上でベークする。

7. 60分間、O₂雰囲気中、600℃の炉で最終的な変換を行なう。

8. 前記と同じ。

Owens-Illinois 650樹脂は、最初のベークに対して非常に敏感である。80℃で30分間ベークされるなら、樹脂は、電子ビームの照射後には適当に現像されない。また100℃でのベークは、結果として樹脂を現像しない。低温ベークにより電子ビームの照射前に、樹脂は非常に不安定な状態になるので、数多くのシェルフライフ(shelf life)又はエイジング効果(aging effects)が観察された。この物質により得られた結果は、再生するのが最も困難な

(26)

ことであつた。膜が古くなると、それらの現像時間が増加し、またエイジングが起こる周囲の状況に大きく依存することが示される。

V Dow-Corning 649

この物質は溶液である。プロセスは、80℃でわずかに長いベーク時間、耐えることができることを除いては0-1650物質の場合と同じである。最初に80℃で45分間までベークすることにより、パターンの良い現像が生じる。また、この物質を現像するのに最も良い溶剤は、NMPであり約30秒間これを用いて、それから水でリンスして乾燥する。

調べた5つの商業的に利用できるポリシロキサンについてのプロセスを述べた。利用できるより多くのポリシロキサンが存在する。本発明は使用した物質に限定されるものではない。また、樹脂を現像するために用いる溶剤は、十分に調べられていない。より良い現像剤もまた見出し得る。実施例として容易に利用できしかも操作が容易である物質（ポリシロキサン及び溶剤の両方）を用い

て実施する適用例を示した。

4. 図面の簡単な説明

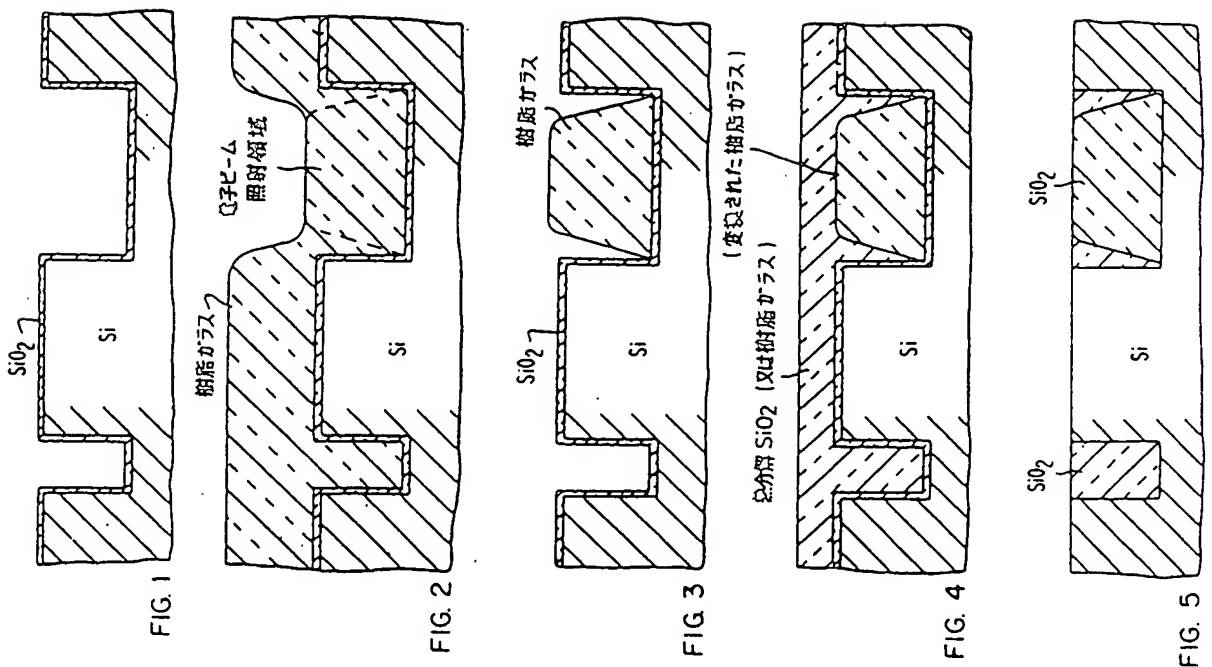
第1乃至第5図は、本発明による平らで深い酸化物分離のプロセスの各段階における、半導体構造体の1部分の各々概略断面図である。

出 願 人 インターナショナル・ビジネス・マシーンス・コーポレーション

代 理 人 弁 理 士 岡 田 次 生
(外1名)

(27)

(28)



第1頁の続き

- ⑫発 明 者 アーウィン・アール・ミツシエ
ル
アメリカ合衆国ニューヨーク州
オシニング・グランツ・レーン
5番地
- ⑬発 明 者 ローラ・ベス・ロスマン
アメリカ合衆国コネチカット州
シャーマン・ホリデイ・ポイン
ト(番地なし)